

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 11-191781
 (43) Date of publication of application : 13.07.1999

(51) Int. Cl.

H04L 12/44
 H04L 12/46
 H04L 12/28
 H04L 12/56
 H04Q 3/00

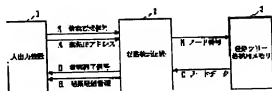
(21) Application number : 09-356774 (71) Applicant : NEC CORP
 (22) Date of filing : 25.12.1997 (72) Inventor : YAMADA NORIKUNI
 NISHIHARA MOTOO

(54) PATH RETRIEVAL CIRCUIT AND COMMUNICATION CONTROLLER

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a path retrieval circuit by which the time required for path solution is reduced and the load on a CPU is relieved.

SOLUTION: The operation of the path retrieval circuit 2 is executed by an exclusive hardware circuit. Upon the receipt of a retrieval request signal S and a destination IP address A in a received packet from an input output device 1, the path retrieval circuit 2 reads required path information for each clock from a path tree of a path tree storage memory 3, decides the path information corresponding to a destination IP address and outputs a retrieval end signal E and resulting path information R to the input output device 1 after the end of retrieval.



LEGAL STATUS

[Date of request for examination] 25.12.1997
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]

[Patent number]	3186681
[Date of registration]	11.05.2001
[Number of appeal against examiner's decision of rejection]	
[Date of requesting appeal against examiner's decision of rejection]	
[Date of extinction of right]	

Copyright (C) ; 1998, 2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-191781

(43) 公開日 平成11年(1999) 7月13日

(51) Int. Cl. ⁶	識別記号	F I	
H 0 4 L	12/44	H 0 4 L	11/00
	12/46	H 0 4 Q	3/00
	12/28	H 0 4 L	11/00
	12/56		11/20
H 0 4 Q	3/00		G
			1 0 2 D

審査請求 有 請求項の数10 O L (全 16 頁)

(21) 出願番号 特願平9-356774

(22) 出願日 平成9年(1997)12月25日

(71) 出願人 000004237

日本電気株式会社
東京都港区芝五丁目7番1号

(72) 発明者 山田 憲晋

東京都港区芝五丁目7番1号 日本電気株
式会社内

(72) 発明者 西原 基夫

東京都港区芝五丁目7番1号 日本電気株
式会社内

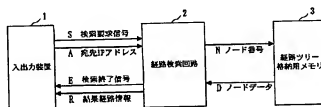
(74) 代理人 弁理士 山川 政樹

(54) 【発明の名称】 経路検索回路及び通信制御装置

(57) 【要約】

【課題】 経路解決に要する時間を短縮する。

【解決手段】 経路検索回路2は、専用のハードウェア回路により実現される。経路検索回路2は、入出力装置1より検索要求信号Sと受信パケット中の宛先1PアドレスAが入力されると、経路ツリー格納用メモリ3の経路ツリーから1クロック毎に必要な経路情報を読み出し、宛先1Pアドレスに対応する経路情報の決定を行い、検索終了後、入出力装置1に検索終了信号Eと結果経路情報Rを出力する。



1

【特許請求の範囲】

【請求項1】 通信先を特定する宛先アドレスを基に次に送信すべき装置を決定する経路検索回路であって、各経路エントリが木構造をなしている経路テーブル内に、次に読み出すべき経路エントリを選択する選択手段と、この選択手段によって選択された経路エントリが有する情報と前記宛先アドレスとに基づいて、次に送信すべき装置を決定するための情報である経路情報を求める経路情報決定手段とを有することを特徴とする経路検索回路。

【請求項2】 請求項1記載の経路検索回路において、前記経路エントリは、次に読み出す可能性のある2つの子エントリを読み出すための情報を有するものであり、前記選択手段は、現在読み出し中の経路エントリが有する、前記子エントリを読み出すための情報に基づいて、次に読み出すべき経路エントリを選択するものであることを特徴とする経路検索回路。

【請求項3】 請求項1記載の経路検索回路において、前記経路エントリは、このエントリに対応するネットワークアドレスの有効なビット長を示すマスク情報を有するものであり、

前記選択手段は、前記宛先アドレスとマスク情報に基づいて、次に読み出すべき経路エントリを選択するものであることを特徴とする経路検索回路。

【請求項4】 請求項1記載の経路検索回路において、前記経路情報決定手段は、前記経路テーブルから経路エントリが読み出される度に、該経路エントリが有する経路情報を確定後の経路情報として出力すべきかを判定するものであることを特徴とする経路検索回路。

【請求項5】 請求項4記載の経路検索回路において、前記経路エントリは、このエントリに対応するネットワークアドレスを規定するアドレス及びマスク情報を有するものであり、

前記経路情報決定手段は、現在読み出し中の経路エントリのネットワークアドレスと前記宛先アドレスとを比較することにより、該経路エントリが有する経路情報を確定後の経路情報として出力すべきかを判定するものであることを特徴とする経路検索回路。

【請求項6】 請求項1記載の経路検索回路において、前記経路エントリは、次に読み出す可能性のある2つの子エントリのネットワークアドレスを規定する2つのマスク情報を有するものであり、前記選択手段は、次の経路エントリを読み出す前に前記2つのマスク情報のうちから次に読み出すべき経路エントリのマスク情報を選択するものであることを特徴とする経路検索回路。

【請求項7】 請求項6記載の経路検索回路において、前記選択手段は、選択したマスク情報と前記宛先アドレスに基づいて、次に読み出すべき経路エントリを選択するための信号を次に読み出す可能性のある2つの子エ

ントリが読み出される前に生成するものであることを特徴とする経路検索回路。

【請求項8】 請求項1記載の経路検索回路において、次に読み出すべき経路エントリが経路テーブル内に存在しなくなった場合に、前記選択手段及び経路情報決定手段による検索処理を終了させる終了判定手段を有することを特徴とする経路検索回路。

【請求項9】 請求項8記載の経路検索回路において、前記経路エントリは、このエントリに対応するネットワークアドレスを規定するアドレス及びマスク情報を有するものであり、

前記終了判定手段は、次に読み出すべき経路エントリが経路テーブル内に存在しなくなった場合に加え、現在読み出し中の経路エントリのネットワークアドレスと前記宛先アドレスとが一致しない場合にも検索処理を終了させるものであることを特徴とする経路検索回路と。

【請求項10】 通信先を特定する宛先アドレスを基に次に送信すべき装置を決定する通信制御装置であって、請求項1～9のいずれかに記載の経路検索回路と、各経路エントリが木構造をなしている前記経路テーブルを格納する経路ツリー格納用メモリとを有することを特徴とする通信制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、受信パケットの送信先を特定する宛先アドレスを基にパケットを転送すべき装置を決定する経路検索回路、及びこの経路検索回路を用いたルータ等の通信制御装置に係り、特に、インターネットにおけるIPアドレスのように、アドレスとマスク長により定まるネットワークアドレスの解決を必要とする経路検索回路及び通信制御装置に関するものである。

【0002】

【従来の技術】 複数のネットワーク間、特に、LAN同士を接続して、パケットデータの中継を行う装置としては、国際標準化機構(ISO; International Organization for Standard)で定められた、開放型システム相互接続(OSI; Open Systems Interconnection)参照モデルにおける、データリンク層(特に、メディアアクセス制御)において接続を行う「ブリッジ」、さらにその上位層であるネットワーク層において接続を行う「ルータ」等の装置が知られている。

【0003】 このブリッジ、ルータと称される通信制御装置では、予め装置側が備える経路テーブル情報に基づき、ネットワークを介して受信される受信パケットを、次にどの装置に転送すべきかを判定する必要がある。この判定処理は、一般的に、受信パケットデータのアドレスフィールドに格納されたアドレスに基づいて、受信データをどの装置に転送すべきかを判定するものである。

以下に、LANで使用されるアドレスについて簡単に説

3

明する。LAN上で使用されるアドレスとしては、イーサネット網におけるMACアドレスやATM網におけるATMアドレス等の装置に物理的に固有のアドレスや、前記装置が接続するネットワーク番号、ネットワーク上の前記装置の番号を示したネットワークアドレスなどがある。

【0004】LAN上を伝送される送信データには、ネットワーク層において、送信の宛先と送信元のインターネットワークアドレスを含むのが一般的である。インターネットワークアドレスとしては、例えばTCP/IPプロトコルにおけるIPアドレス（32ビット）がよく知られており、以下の説明ではIPアドレスを用いる。

【0005】ルータでは、受信したパケットの宛先IPアドレスを参照して、次にどのルータ、又は端末に対してパケットを送信すべきかを判定する。この判定処理は、受信したパケットの宛先IPアドレスがどのネットワークアドレスに属しているかの解決を行った後で、ネットワークアドレスに対応する送信先の物理アドレスを決定する。ネットワークアドレスは、IPアドレスとマスク長により定められる。マスク長は、IPアドレスの中で上位ビットから何ビット目までがネットワークアドレスとして意味を持つことを示す情報である。

【0006】図10にネットワークアドレスの例を示す。図10を参照すると、マスク長が「16」であることから、IPアドレス「800A0000」の中の上位16ビットがネットワークアドレスとして有効であることが分かる。マスク長が「16」である場合、上位16ビットが「1」で下位16ビットが「0」であるマスクアドレス「FFFF0000」が定義される。受信したパケットの宛先IPアドレスに対して上記マスクアドレスとの論理積をとった結果が、IPアドレス「800A0000」と一致する場合、該宛先IPアドレスはネットワークアドレスと一致することになる。

【0007】例えば、宛先IPアドレスが「800A40C8」の場合、この宛先IPアドレス「800A40C8」とマスクアドレス「FFFF0000」の論理積をとると、「800A0000」となる。これは、IPアドレス「800A0000」と一致している。よって、宛先IPアドレスは、ネットワークアドレスと一致している。

【0008】従来は、宛先IPアドレスとネットワークアドレスの対応はクラスという概念の元に単純に解決することができた。具体的には、IPアドレスの上位ビットが「0」のときは、クラスAに属し、マスク長が8ビットであり、IPアドレスの上位ビットが「10」のときは、クラスBに属し、マスク長が16ビットであり、IPアドレスが「100」のときはクラスCに属し、マスク長が24ビットである。

【0009】現在では、サブネットやCIDR (Classless

4

ess Internet Domain Routing) の普及により、クラス概念を取り払われており、宛先IPアドレスからネットワークアドレスを単純に判定することができず、ネットワークアドレスの判定に処理時間を要するようになっている。また、CIDRを採用するネットワークでは、ある宛先IPアドレスと一致する経路テーブル内のネットワークアドレスが複数存在する場合が起こりうる。その場合、最もマスク長の大きいネットワークアドレスの経路情報を採用しなければならない。従来、インターネットにおけるルータ装置において、宛先IPアドレスを基に次に送信すべき装置を決定する経路解決処理は、ソフトウェアによって実現されていた。

【0010】

【発明が解決しようとする課題】以上のように従来のブリッジ、ルータ等の通信制御装置では、多くの経路情報を有するネットワークのパケット転送において、経路情報の解決に非常に時間がかかるという問題点があった。特に、あるアドレスにマッチするネットワークアドレスが複数存在することの起こりうるネットワークのパケット転送においては、ネットワークアドレスを解決するアルゴリズムが複雑になるため、いっそう経路情報の決定に時間がかかる。そのため、パケット転送装置におけるパケット転送処理のスピードが劣化する。その理由は、多くの経路情報の中から宛先アドレスに対応する経路情報をソフトウェアで検索していることにある。本発明は、上記課題を解決するためになされたもので、経路解決に要する時間を短縮し、CPUへの負荷を削減することができる経路検索回路を提供することを目的とする。

【0011】

【課題を解決するための手段】本発明は、請求項1に記載のように、通信先を特定する宛先アドレス（宛先IPアドレスA）を基に次に送信すべき装置を決定する経路検索回路において、各経路エントリが木構造をなしている経路テーブル内の次に読み出すべき経路エントリを選択する選択手段（次ノード選択回路22、22a）と、この選択手段によって選択された経路エントリが有する情報（ノードデータD）と上記宛先アドレスとに基づいて、次に送信すべき装置を決定するための情報である経路情報（結果経路情報R）を求める経路情報決定手段（経路更新回路23、23a）とを有するものである。このように、検索を高速化するために必要のない枝を除いた木構造で経路テーブルを構成し、この経路テーブルをハードウェアからなる選択手段及び経路情報決定手段で検索することにより、高速な経路検索が可能となる。各クロックサイクルで、次に読み出すべき経路情報を持つ経路エントリ（ノード）を選択することにより、1エントリ処理（1ノード処理）を1クロックサイクルで実現している。このため、検索にかかる処理時間が高速である。結果経路情報は、宛先アドレスと、経路エン

5

トリが有するアドレス及びマスク情報により規定されるネットワークアドレスとの比較結果が一致するときのみ更新される。よって、結果的にアドレスの比較結果が一致した経路情報の中で、一番最後に比較を行った経路情報が出力される。経路ツリーは、ツリーの下側ほどマスク長が長くなるため、読み出される順にマスク長が長くなる。このため、宛先アドレスが複数のネットワークアドレスと一致する場合にも、最長のネットワークマスクを持つ経路情報を検索する。

【0012】また、請求項2に記載のように、上記経路エントリは、次に読み出す可能性のある2つの子エントリを読み出すための情報(右子ノード番号Dc、左子ノード番号Dd)を有するものであり、上記選択手段は、現在読み出し中の経路エントリが有する、上記子エントリを読み出すための情報に基づいて、次に読み出すべき経路エントリを選択するものである。また、請求項3に記載のように、上記経路エントリは、このエントリに対応するネットワークアドレスの有効なビット長を示すマスク情報(マスク情報Db)を有するものであり、上記選択手段は、上記宛先アドレスとマスク情報に基づいて、次に読み出すべき経路エントリを選択するものである。また、請求項4に記載のように、上記経路情報決定手段は、上記経路テーブルから有する経路情報を確定後の経路情報(結果経路情報R)として出力すべきか否かを判定するものである。また、請求項5に記載のように、上記経路エントリは、このエントリに対応するネットワークアドレスを規定するアドレス及びマスク情報を有するものであり、上記経路情報決定手段は、現在読み出し中の経路エントリのネットワークアドレスと上記宛先アドレスとを比較することにより、該経路エントリが有する経路情報を確定後の経路情報として出力すべきか否かを判定するものである。

【0013】また、請求項6に記載のように、上記経路エントリは、次に読み出す可能性のある2つの子エントリのネットワークアドレスを規定する2つのマスク情報(右子ノードマスクDc、左子ノードマスクDd)を有するものであり、上記選択手段(次ノード選択回路22a)は、次の経路エントリを読み出す前に上記2つのマスク情報のうちから次に読み出すべき経路エントリのマスク情報を選択するものである。また、請求項7に記載のように、上記選択手段は、選択したマスク情報と上記宛先アドレスに基づいて、次に読み出すべき経路エントリを選択するための信号(セレクト信号)を次に読み出す可能性のある2つの子エントリが読み出される前に生成するものである。また、請求項8に記載のように、次に読み出すべき経路エントリが経路テーブル内に存在しなくなった場合に、上記選択手段及び経路情報決定手段による検索処理を終了させる終了判定手段(状態管理回路20、検索終了判別回路24)を有するものである。

6

また、請求項9に記載のように、上記経路エントリは、このエントリに対応するネットワークアドレスを規定するアドレス及びマスク情報を有するものであり、上記終了判定手段は、次に読み出すべき経路エントリが経路テーブル内に存在しなくなった場合に加え、現在読み出し中の経路エントリのネットワークアドレスと上記宛先アドレスとが一致しない場合にも検索処理を終了させるものである。このように、次に読み出すべき経路エントリが経路テーブル内に存在しなくなった場合に加え、現在読み出し中の経路エントリのネットワークアドレスと上記宛先アドレスとが一致しない場合にも検索処理を終了する。このため、次に読み出すべき経路エントリが経路テーブル内に存在しなくなったときに検索を終了する場合と比べ、処理する経路エントリ数が減少し、検索時間を高速化することができる。また、請求項10に記載のように、通信先を特定する宛先アドレスを基に次に送信すべき装置を決定する通信制御装置において、請求項1～9のいずれかに記載の経路検索回路と、各経路エントリが木構造をなしている上記経路テーブルを格納する経路ツリー格納用メモリとを有するものである。

【0014】

【発明の実施の形態】実施の形態の1.次に、本発明の実施の形態について図面を参照して詳細に説明する。図1は本発明の第1の実施の形態を示す通信制御装置のブロック図である。本実施の形態の通信制御装置は、例えばブリッジあるいはルータであり、CPU等の入出力装置1と、経路検索処理を行う経路検索回路2と、経路情報データを二分木構造で格納している経路ツリー格納用メモリ3とから構成される。入出力装置1は、受信パケットを処理する装置であり、経路検索回路2に対して経路情報の検索を要求し、経路検索回路2から出力された結果経路情報Rを基に受信パケットの転送先を判定する。

【0015】経路検索回路2は、入出力装置1から検索要求信号Sと宛先IPアドレスAが入力されると、宛先IPアドレスAに対応する経路情報の検索を行い、検索終了後、検索終了信号Eと結果経路情報Rを入出力装置1へ出力する。経路検索回路2は、経路ツリー格納用メモリ3にノード番号Nを入力することによりノードデータDを取得し、宛先IPアドレスAとノードデータDとの比較を行う。

【0016】経路検索回路2としては、大規模集積回路(LSI: Large Scale Integrated Circuit)等の高速な論理回路の利用が好ましい。しかし、開発期間短縮や製造コスト削減を考慮して、プログラム可能型論理デバイス(PLD: Programmable Logic Device)を利用してもよい。

【0017】経路ツリー格納用メモリ3としては、高速なSRAM(Static Random Access Memory)が好ましいが、大容量の高速メモリブロックをLSI内部に実現

可能であれば、経路検索回路2と同一のLSI内部に設ける方がより好ましい。回路規模が小さくなるのに加えて、処理速度が大幅に向上するからである。表1に経路ツリー格納用メモリ3に格納された経路テーブルの例を
経路テーブル

示す。

【0018】

【表1】

ノード 番号N	ノードデータD					
	IP アドレスDa	マスク 情報Db	右子ノード 番号Dc	左子ノード 番号Dd	経路有効 フラグDe	経路情報 Df
1	00000000	0	2	10	有効	Df1
2	80000000	8	11	3	無効	無し
10	40000000	8	16	17	無効	無し
11	80B80000	15	13	無し	有効	Df11
3	800A0000	16	4	12	有効	Df3
4	800AC000	24	15	14	有効	Df4
12	800A4000	20	無し	無し	有効	Df12
13	80B92000	24	無し	無し	有効	Df13
14	800AC048	30	無し	無し	有効	Df14
15	800AC091	32	無し	無し	有効	Df15

【0019】ノード番号Nは、メモリのアドレスに相当するものであり、ノード番号Nを入力することにより、各ノード（経路エントリ）の情報であるノードデータDを読み出すことができる。ノードデータDは、IPアドレスDa、マスク情報Db、右子ノード番号Dc、左子ノード番号Dd、経路有効フラグDe、経路情報Dfから構成される。

【0020】各ノードは、IPアドレスDaとマスク情報Dbによって規定されるネットワークアドレスに対応している。表1では、IPアドレスDaを16進表記で記述している。マスク情報Dbは、32ビットのIPアドレスDa中のネットワークアドレスの有効アドレスの長さ、すなわちマスクの長さを記述しており、0~32（ビット）の値をとる。

【0021】右子ノード番号Dcは、ノード番号Nのノードを親とする、該ノードの右側に接続される子ノードのノード番号である。左子ノード番号Ddは、ノード番号Nのノードを親とする、該ノードの左側に接続される子ノードのノード番号である。

【0022】経路有効フラグDeは、該ノードが経路情報を有するか否かを示しており、経路情報を有する場合は有効を表す値（例えば、「1」）となり、経路情報を有しない場合は無効を表す値（例えば、「0」）となる。経路情報Dfは、この情報を有するノードのネットワークアドレスと一致する最先IPアドレスAを有する受信パケットを、どこに転送すべきかを判定するために必要な情報である。本実施の形態では、この経路情報Dfを送信先の装置に固有のアドレス等のデータとしてい

る。

【0023】図2は、表1の経路テーブルに対応する経路ツリーを示す図である。図2において、nod1は経路情報Dfを有するノードを示し、nod2は経路情報Dfを有しないノードを示している。各ノードのブロック内における上段の数値はノード番号N、下段の「/」前の数値はIPアドレスDa、「/」後の数値はマスク情報Dbを示している。

【0024】本実施の形態の経路ツリーは、構築対象のノード（経路エントリ）が有するIPアドレスDaをビット列と見なして、IPアドレスDa中の評価ビットが「0」であるものは親ノードの左下に子ノードとして配置し、同評価ビットが「1」であるものは親ノードの右下に子ノードとして配置した二分木を構築し、検索を高速化するために必要のない枝を除去したものと考えればよい。

【0025】各ノードは、ノードデータDとして、右子ノード番号Dcと左子ノード番号Ddの2つの子ノード番号を有することにより、子ノードとの接続関係が規定されている。上記評価ビットは、マスク情報Dbによって決定される。具体的には、マスク情報Dbが表すマスク長がmであるとき、IPアドレスDaの上位ビットから数えてm+1番目のビットが評価ビットとなる。

【0026】また、評価ビットは、経路ツリーを下方から下りていくに従い、IPアドレスDaの上位ビットから下位ビットへと変化する。したがって、マスク情報Dbの値は、経路ツリーを下方から下りていくに従って大きくなる。なお、検索を高速化するために必要のない枝

を除去したとは、評価ビットが1PアドレスDaの1番目のビット、2番目のビット、3番目のビット・・・と連続的に変化するのではなく、1番目のビット、9番目のビット、16番目のビット・・・というように不連続に変化することを意味している。

【0027】次に、図2の経路ツリーの具体的な構築方法を説明する。まず、ノード番号「1」の頂点ノードが有するマスク情報Dbは「0」である。よって、最初の評価ビットは、注目ノードが有する1PアドレスDaの1番目のビットとなる。頂点ノードの次にマスク情報Dbの値が小さいノードとしては、ノード番号「2」のノードとノード番号「10」のノードがあるので、これらが注目ノードとなる。

【0028】ノード番号「2」のノードが有する1PアドレスDaは「80000000」である。この1PアドレスDaの評価ビットの値は「1」なので、ノード番号「2」のノードは、親ノードである頂点ノードの右下に配置される。一方、ノード番号「10」のノードが有する1PアドレスDaは「40000000」である。この1PアドレスDaの評価ビットの値は「0」なので、ノード番号「10」のノードは、親ノードである頂点ノードの左下に配置される。

【0029】続いて、ノード番号「2」のノードが有するマスク情報Dbは「8」である。よって、次の評価ビットは、注目ノードが有する1PアドレスDaの9番目のビットとなる。次にマスク情報Dbの値が小さいノードとしては、ノード番号「11」のノードとノード番号「3」のノードがあるので、これらが注目ノードとなる。

【0030】ノード番号「11」のノードが有する1PアドレスDaは「80B80000」である。この1PアドレスDaの評価ビットの値は「1」なので、ノード番号「11」のノードは、親ノードであるノード番号「2」のノードの右下に配置される。一方、ノード番号「3」のノードが有する1PアドレスDaは「800A0000」である。この1PアドレスDaの評価ビットの値は「0」なので、ノード番号「3」のノードは、親ノードであるノード番号「2」のノードの左下に配置される。

【0031】以下、同様に図2の経路ツリーを構築することができる。そして、構築した経路ツリーを基に表1の経路テーブルを作成することができる。実際に経路検索回路2を使用する場合には、経路ツリーの構築、更新処理を行う必要がある。経路ツリーの構築を行うには、経路ツリー構築用の専用ハードウェアを用いてもよいし、CPUによるソフトウェアを用いてもよい。

【0032】図3は経路検索回路2の構成例を示すブロック図である。経路検索回路2は、状態管理回路20、インペリ付きフリップフロップ(EDFF)21、次ノード選択回路22、経路更新回路23、検索終了判別

回路24、フリップフロップ(DDFF)25から構成される。

【0033】状態管理回路20は、検索要求信号Sと検索終了信号E'の2つの入力信号に応じて、検索処理が実行中か否かを表す検索実行中信号Wを生成する。この検索実行中信号Wは、検索要求信号Sを受信すると、検索処理の実行中を表すレベル(本実施の形態では「H」レベル)となり、検索終了信号E'を受信すると、検索処理の終了を表すレベル(本実施の形態では「L」レベル)となる。

【0034】EDFF21には、経路ツリー格納用メモリ3から出力されるノードデータDが入力される。前述のように、ノードデータDは、1PアドレスDa、マスク情報Db、右子ノード番号Dc、左子ノード番号Dd、経路有効フラグDe、経路情報Diから構成される。

【0035】そして、EDFF21は、クロック信号の立ち上がり同期してノードデータDを出力する。また、EDFF21のインペリ入力端子enaには検索実行中信号Wが入力されており、EDFF21は、検索実行中信号Wが検索処理の実行中を表すレベルであるときのみ、その出力を更新する。

【0036】次ノード選択回路22は、入出力装置1から出力された宛先1PアドレスAと経路ツリー格納用メモリ3から出力されたノードデータD中のマスク情報Dbにに応じて、右子ノード番号Dc、左子ノード番号Ddのどちらかを選択し、選択した番号をノード番号Nとして経路ツリー格納用メモリ3に出力する。

【0037】経路更新回路23は、宛先1PアドレスAと、1PアドレスDa及びマスク情報Dbから規定されるネットワークアドレスとの比較を行い、比較結果を表すアドレス一致信号Cを出力する。このアドレス一致信号Cは、アドレス比較結果が一致した場合、一致を表すレベル(本実施の形態では「H」レベル)となり、アドレス比較結果が一致しない場合、不一致を表すレベル(本実施の形態では「L」レベル)となる。

【0038】そして、経路更新回路23は、アドレス比較結果が一致し、かつ経路有効フラグDeが有効を表す値である場合、その出力である結果経路情報RをノードデータD中の経路情報Diに更新する。また、経路更新回路23は、アドレス比較結果が不一致であるか、または経路有効フラグDeが無効を表す値である場合、結果経路情報Rの値を保持する。

【0039】検索終了判別回路24は、次ノード選択回路22から出力されたノード番号Nが終了条件を満たすアドレスである場合、またはアドレス一致信号Cが不一致を表すレベルとなった場合、「H」レベルの検索終了信号E'を生成する。DDFF25は、この検索終了信号E'をクロック信号の立ち上がり同期した検索終了信号Eとして入出力装置1に出力する。

【0040】図4は次ノード選択回路22の構成例を示すブロック図である。次ノード選択回路22は、32-1セレクト200、2-1セレクト201、2-1セレクト202、頂点ノード番号記憶回路203から構成されている。32-1セレクト200は、32ビットの宛先1PアドレスAの中からマスク情報Dbを基に1ビットを抽出して出力する。具体的には、マスク情報Dbが表すマスク長がmであるとき、宛先1PアドレスAの上位ビットから数えてm+1番目のビットを抽出する。

【0041】32-1セレクト200の出力はセレクト信号として2-1セレクト201の制御端子se1に10 入力される。2-1セレクト201は、セレクト信号が「1」の場合、ノードデータD中の右子ノード番号Dcを選択して出力し、セレクト信号が「0」の場合、ノードデータD中の左子ノード番号Ddを選択して出力する。

【0042】2-1セレクト202の制御端子se1には、セレクト信号として検索実行中信号Wが入力される。2-1セレクト202は、検索実行中信号Wが検索処理の実行中を表すレベルである場合、2-1セレクト201から出力されたノード番号を選択して出力し、検索実行中でない場合、頂点ノード番号記憶回路203に記憶された頂点ノードのノード番号を選択して出力する。

【0043】図5は経路更新回路23の構成例を示すブロック図である。経路更新回路23は、マスク処理回路210、アドレス比較処理回路211、結果経路情報更新回路212から構成されている。マスク処理回路210は、宛先1PアドレスAとノードデータD中のマスク情報Dbにより、宛先1PアドレスAのうち、該ノードのネットワークアドレスの有効ビットに対応する部分をマスク処理して出力する。

【0044】具体的には、マスク情報Dbが表すマスク長がmであるとき、上位mビットが「1」で、下位32-mビットが「0」であるマスクアドレスを作成し、このマスクアドレスと宛先1PアドレスAの論理積をとることにより、ネットワークアドレスの有効ビットに対応する部分以外は「0」となるアドレスを出力する。

【0045】アドレス比較処理回路211は、1PアドレスDaとマスク処理回路210の出力とを比較し、比較結果を表すアドレス一致信号Cを出力する。このアドレス一致信号Cは、アドレス比較結果が一致した場合、一致を表すレベル（本実施の形態では「H」レベル）となり、アドレス比較結果が一致しない場合、不一致を表すレベル（本実施の形態では「L」レベル）となる。

【0046】結果経路情報更新回路212は、アドレス一致信号Cが一致を表すレベルで、かつ経路有効フラグDeが有効を表す値である場合、その出力である結果経路情報Rをクロック信号に同期して経路情報Dfに更新する。また、結果経路情報更新回路212は、アドレス

一致信号Cが不一致を表すレベルであるか、または経路有効フラグDeが無効を表す値である場合、結果経路情報Rの値を保持する。

【0047】次に、図1の経路検索回路2の動作を説明する。経路ツリー格納用メモリ3には、図2の経路ツリーに対応する表1の経路テーブルが格納されているものと仮定する。また、宛先1PアドレスAとして「800A9011」を有するパケットを受信した場合を例にとりて説明を行う。

【0048】パケットを受信すると、入出力装置1から検索要求信号Sと共に解決したい宛先1PアドレスAが経路検索回路2へ入力される。経路検索回路2では、経路ツリー格納用メモリ3から比較対象ノードの情報を読み出しながら宛先1PアドレスAに対応する経路情報を検索し、検索終了後、検索終了信号Eと共に結果経路情報Rを入出力装置1に出力する。

【0049】経路検索回路2の詳細動作を図6のタイミングチャートにより説明する。検索実行中信号Wが検索処理の実行中でないことを表す「L」レベルである場合、次ノード選択回路22内の2-1セレクト202は、頂点ノード番号記憶回路203の出力を選択して出力するのであるから、次ノード選択回路22から出力されるノード番号Nの初期値は、図6(d)に示すように、経路ツリーの頂点ノードのノード番号「1」となっている。

【0050】これに応じて経路ツリー格納用メモリ3から出力されるノードデータDの初期値はノード番号「1」の頂点ノードのノードデータD1である（図6(e)）。

入出力装置1から「H」レベルの検索要求信号Sを受信すると、状態管理回路20は、図6(c)に示すように、検索実行中信号Wを「H」レベルにする。検索実行中信号Wが「H」レベルになると、EDFF21は、クロック信号の立ち上がり同期して、その出力を入力されたノードデータDに更新する。

【0051】よって、1番目のノード処理を開始するクロック信号の立ち上がり同期して、EDFF21は、頂点ノードのノードデータD1を出力する（図6の時刻t1）。頂点ノードのノードデータD1は、具体的に、1PアドレスDaが「00000000」、マスク情報Dbが「0」、右子ノード番号Dcが「2」、左子ノード番号Ddが「10」、経路有効フラグDeが「1」（有効）、経路情報Dfが「Df1」である。

【0052】次ノード選択回路22は、宛先1PアドレスAとノードデータD中のマスク情報Dbを基に、右子ノード番号Dcと左子ノード番号Ddのどちらを次に読み出すべきかを選択する（つまり、右子ノードと左子ノードのどちらを次に読み出すべきかを選択する）。

【0053】具体的には、マスク情報Dbが表すマスク長がmであるとき、宛先1PアドレスAの上位ビットから数えてm+1番目のビットが「1」である場合には、

右子ノード番号Dcを選択して出力し、同ビットが「0」である場合には、左子ノード番号Ddを選択して出力する。

【0054】前述のように、1番目のノード処理では、マスク情報Dbは「0」である。宛先1PアドレスA「800A9011」の上位から1(0+1)ビット目は、「1」であるので、次に読み出すべきノード番号は右子ノード番号Dcとなる。これにより、図6(d)に示すように、ノード番号Nとして、右子ノード番号Dcの値「2」が次ノード選択回路22から出力される。

【0055】経路ツリー格納用メモリ3は、ノード番号「2」が入力されると、図6(e)に示すように、ノード番号「2」のノードのノードデータD2を出力する。経路ツリー格納用メモリ3から出力されたノードデータD2は、次のクロック信号の立ち上がり(図6の時刻t2)でEDFF21に取り込まれる。これにより、1番目のノード処理は終了し、2番目のノード処理が開始される。

【0056】ノードデータD2は、1PアドレスDaが「80000000」、マスク情報Dbが「8」、右子ノード番号Dcが「11」、左子ノード番号Ddが「3」、経路有効フラグDeが「0」(無効)、経路情報Dfが無効である。2番目のノード処理においても同様に、次ノード選択回路22は、右子ノード番号Dcと左子ノード番号Ddのどちらを次に読み出すべきかを選択する。

【0057】2番目のノード処理では、マスク情報Dbは「8」である。宛先1PアドレスA「800A9011」の上位から9(8+1)ビット目は、「0」であるので、次に読み出すべきノード番号は左子ノード番号Ddとなる。これにより、図6(d)に示すように、ノード番号Nとして、左子ノード番号Ddの値「3」が次ノード選択回路22から出力される。

【0058】経路ツリー格納用メモリ3は、ノード番号「3」が入力されると、図6(e)に示すように、ノード番号「3」のノードのノードデータD3を出力する。以上のように、各クロックサイクル毎に次のクロックサイクルで処理を行うノードのノード番号Nを出力し、経路ツリー格納用メモリ3からノードデータDを読み出していく。

【0059】次に、経路検索回路2内の経路更新回路23の動作を説明する。マスク処理回路210により、宛先1PアドレスAをマスク情報Dbでマスクしたアドレスと、ノードデータD中の1PアドレスDaとを、アドレス比較処理回路211で比較する。アドレス比較処理回路211は、アドレス比較結果が一致した場合、アドレス一致信号Cを「H」レベルにする。

【0060】結果経路情報更新回路212は、アドレス一致信号Cが一致を表す「H」レベルで、かつ経路有効フラグDeが有効を表す値である場合、その出力である

結果経路情報Rをクロック信号に同期して経路情報Dfに更新する。前述の1番目のノード処理では、マスク情報Dbは「0」である。よって、宛先1PアドレスAがどのような値であっても、マスク処理回路210の出力は、「00000000」となり、1PアドレスDa「00000000」と一致する。その結果、1番目のノード処理において、アドレス一致信号Cは、一致を表す「H」レベルとなる(図6(1))。

【0061】結果経路情報更新回路212は、アドレス一致信号Cが一致を表す「H」レベルで、かつ経路有効フラグDeが有効を表す値「1」なので、次のクロック信号の立ち上がり(図6の時刻t2)において結果経路情報Rを経路情報Df1に更新する(図6(n))。

【0062】2番目のノード処理では、マスク情報Dbは「8」である。よって、マスク処理回路210の出力は、宛先1PアドレスA「800A9011」の上位8ビットが取り出されて「80000000」となり、1PアドレスDa「80000000」と一致する。その結果、2番目のノード処理において、アドレス一致信号Cは、一致を表す「H」レベルとなる。ただし、このときの経路有効フラグDeは無効を表す値「0」なので、次のクロック信号の立ち上がり(図6の時刻t3)において結果経路情報Rは更新されず、値が保持される(図6(n))。

【0063】3番目のノード処理では、マスク情報Dbは「16」である。よって、マスク処理回路210の出力は、宛先1PアドレスA「800A9011」の上位16ビットが取り出されて「800A0000」となり、1PアドレスDa「800A0000」と一致する。その結果、3番目のノード処理において、アドレス一致信号Cは、一致を表す「H」レベルとなる。

【0064】結果経路情報更新回路212は、アドレス一致信号Cが一致を表す「H」レベルで、かつ経路有効フラグDeが有効を表す値「1」なので、次のクロック信号の立ち上がり(図6の時刻t4)において結果経路情報Rを経路情報Df3に更新する(図6(n))。

【0065】4番目のノード処理では、マスク情報Dbは「24」である。よって、マスク処理回路210の出力は、宛先1PアドレスA「800A9011」の上位24ビットが取り出されて「800A9000」となり、1PアドレスDa「800A0000」と一致しない。その結果、4番目のノード処理において、アドレス一致信号Cは、図6(1)に示すように、不一致を表す「L」レベルとなる。アドレス一致信号Cが不一致を表す「L」レベルであるため、次のクロック信号の立ち上がり(図6の時刻t5)において結果経路情報Rは更新されず、値が保持される(図6(n))。

【0066】次に、検索終了判別回路24の動作を説明する。検索終了判別回路24は、次ノード選択回路22から出力されたノード番号Nが終了条件を満たすアドレ

スである場合、またはアドレス一致信号Cが不一致を表すレベルとなった場合に、「H」レベルの検索終了信号E'を生成する。ノード番号Nが終了条件を満たすアドレスというのは、具体的に次に読み出すべきアドレスが無い場合である。

【0067】図6を参照すると、4番目のノード処理において、アドレス一致信号Cが不一致を表す「L」レベルとなるので、検索終了信号E'が「H」レベルとなる。状態管理回路20は、「H」レベルの検索終了信号E'を受信すると、図6(c)に示すように、検索実行中信号Wを「L」レベルにする。

【0068】検索実行中信号Wが「L」となったことにより、EDFF21は出力の更新を停止する。その結果、経路更新回路23から出力される結果経路情報Rは、その値Df3が保持される。そして、検索終了信号E'が「H」となったことにより、次のクロック信号の立ち上がり(図6の時刻t5)において、この検索終了信号E'が検索終了信号EとしてDFF25から出力される。

【0069】入出力装置1は、「H」レベルの検索終了信号Eを受信すると、このときの結果経路情報Rを最終的な結果経路情報として受け取る。そして、入出力装置1は、この結果経路情報Rを基に受信パケットの転送先を判定する。

【0070】実施の形態の2. 図7は本発明の第2の実施の形態を示す経路検索回路のブロック図である。本実施の形態においても、通信制御装置としての構成は図1と同様であり、図1の経路検索回路2の代わりに、経路検索回路2aを用いたものとなる。この経路検索回路2aは、状態管理回路20、EDFF21、次ノード選択回路22a、経路更新回路23a、検索終了判別回路24、DFF25、次マスク選択回路26から構成され、実施の形態の1の経路検索回路2に対し、EDFF21の出力先として次マスク選択回路26が新たに設けられている。

【0071】次マスク選択回路26には、次ノードビットB、右子ノードマスクDg、左子ノードマスクDhが入力されている。次ノードビットBは、次に読み出すべきノードが右子ノードであるか左子ノードであるかを示す信号であり、次ノードビットBが「0」のときは、次のノードは左子ノードであり、「1」のときは、次のノードは右子ノードであることを示している。

【0072】右子ノードマスクDgと左子ノードマスクDhは、ノードデータDの構成要素として経路テーブル中の各ノードデータDに新たに追加された情報である。右子ノードマスクDgは、現在読み出しているノードの右側の子ノードが持つマスク情報であり、左子ノードマスクDhは、現在読み出しているノードの左側の子ノードが持つマスク情報である。

【0073】次マスク選択回路26は、次ノードビット

Bに応じて、右子ノードマスクDgと左子ノードマスクDhのどちらか一方を選択し、これを次マスク情報9iとして、次ノード選択回路22a、経路更新回路23aに出力する。つまり、次マスク選択回路26は、次ノードビットBが「0」の場合、左子ノードマスクDhを選択して出力し、次ノードビットBが「1」の場合、右子ノードマスクDgを選択して出力する。

【0074】図8は本実施の形態における次ノード選択回路22aの構成例を示すブロック図である。次ノード選択回路22aは、32-1セレクト200、2-1セレクト201、2-1セレクト202、頂点ノード番号記憶回路203、フリップフロップ(DFF)204から構成され、実施の形態の1の次ノード選択回路22にに対し、32-1セレクト200と2-1セレクト201の間に、DFF204が新たに設けられている。

【0075】32-1セレクト200に入力されるマスク情報が次マスク情報9iであり、これは次のクロックサイクルで行うノード処理において必要となる情報であるので、DFF204で32-1セレクト200の出力を1クロック遅らせることにより同期をとっている。次ノードビットBは、DFF204の出力であり、2-1セレクト201に入力されると共に、次マスク選択回路26に対しても出力される。

【0076】なお、検索実行中信号Wが検索処理の実行中でないことを表す「L」レベルである場合、DFF204は、宛先1PアドレスAの上位ビットから数えて0番目、すなわち最上位ビットを次ノードビットBの初期値として出力する。その他の動作は実施の形態の1と同様である。

【0077】このような構成により、本実施の形態では、32-1セレクト200でのビット選択処理を一つ前のクロックフェーズで実行できるため、ノード番号Nを出力するのに必要な処理時間を削減することができる。

【0078】図9は本実施の形態における経路更新回路23aの構成例を示すブロック図である。経路更新回路23aは、マスク処理回路210、アドレス比較処理回路211、結果経路情報更新回路212、フリップフロップ(DFF)213から構成され、実施の形態の1の経路更新回路23にに対し、マスク処理回路210とアドレス比較処理回路211の間にDFF213が新たに設けられている。

【0079】マスク処理回路210へ入力されるマスク情報が次マスク情報9iであり、これは次のクロックサイクルで行うノード処理において必要となる情報であるので、DFF213でマスク処理回路210の出力を1クロック遅らせることにより同期をとっている。このような構成により、本実施の形態では、マスク処理回路210でのマスク処理を一つ前のクロックサイクルで実行できるため、アドレス一致信号C及び結果経路情報Rを

出力するのに必要な処理時間を削減することができる。

【0080】以上のように、次マスク選択回路26から、次のクロックサイクルにおいて読み出す予定のノードデータDのマスク情報D_bである次マスク情報 \bar{Q}_i を先に出力し、マスク情報D_bに関連する処理を1クロックサイクル早く実行することにより、次ノード選択回路22a、経路更新回路23aでの1クロックサイクルで必要となる処理時間を削減し、本経路検索回路2aを動作させるためのクロック周波数を高周波にすることが可能となる。

【0081】クロック周波数を高周波とすることで、経路検索回路2aの検索時間を高速化することが可能となる。本実施の形態では、実施の形態1の効果に加えて、さらに経路検索回路2aの検索時間を高速化できるという効果も有する。

【0082】実施の形態3、実施の形態1、2では、経路テーブル中の経路情報D_fを送信先の装置に固有のアドレスとしている。この経路情報D_fを受信パケットを送信するために必要な情報へのポインタ（例えば、ノード番号と同一の値）とすれば、ノードデータDの構成要素として経路情報D_f（アドレス）を持つ必要がなくなるので、経路ツリー格納用メモリ3の容量を削減することができる。ただし、この場合には、上記ポインタから受信パケットを転送するのに必要な経路情報を取得する手段を入出力装置1に設ける必要がある。

【0083】なお、以上の実施の形態では、宛先IPアドレスによる経路情報検索を例として説明したが、これに限るものではなく、通信先を特定するアドレスを基に次に送信すべき装置を決定する経路検索処理であれば、本発明を適用可能である。また、以上の実施の形態では、経路ツリー格納用メモリを経路検索回路の外部に設けたが、経路検索回路の内部に設けてもよいことは言うまでもない。

【0084】

【発明の効果】本発明によれば、アドレス解決処理を高速に実行することができ、CPUに対して負荷がかからない処理を実現することができる。その結果、通信制御装置における処理のスループットを向上させることができる。その理由は、アドレス解決処理を専用のハードウェアからなる選択手段及び経路情報決定手段で行い、各エントリ処理を1クロックサイクルで実行するからである。また、経路検索回路の規模を小さくすることができ、経路テーブルのエントリ数を増加しても、経路検索回路の規模が大きくなることがない。その理由は、経路検索回路では、常に1つの経路エントリのみを読み出

し、比較処理を行っているからであり、経路テーブルのエントリ数を増加させるためには、経路ツリー格納用メモリの容量を大きくするだけでよいからである。また、宛先アドレスが経路テーブル内の複数の経路エントリのネットワークアドレスと一致する場合でも、最長のネットワークマスクを持つネットワークアドレスに対応する経路情報を検索するので、IPアドレスのような複数のネットワークアドレスと一致する可能性のあるネットワークに対して適用することができる。その理由は、次の経路エントリを決定する処理と並列に、アドレス比較による経路情報更新処理を行っており、アドレス比較が一致した時は、結果経路情報を更新し、アドレス比較が不一致である時は、結果経路情報を保持するからである。そして、経路ツリーは、読み出される経路エントリの順にマスク長が長くなる。よって、最後にアドレス比較結果が一致した経路エントリの経路情報を保持することで、最長のネットワークマスクを持つネットワークアドレスに対応する経路情報を検索することができる。

【図面の簡単な説明】

20 【図1】 本発明の第1の実施の形態を示す通信制御装置のブロック図である。

【図2】 経路ツリー格納用メモリに格納された経路テーブルに対応する経路ツリーを示す図である。

【図3】 図1の経路検索回路の構成例を示すブロック図である。

【図4】 図3の次ノード選択回路の構成例を示すブロック図である。

【図5】 図3の経路更新回路の構成例を示すブロック図である。

30 【図6】 図1の経路検索回路の動作を説明するためのタイミングチャート図である。

【図7】 本発明の第2の実施の形態を示す経路検索回路のブロック図である。

【図8】 図7の次ノード選択回路の構成例を示すブロック図である。

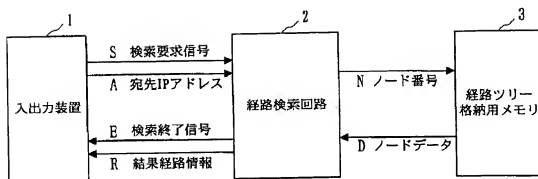
【図9】 図7の経路更新回路の構成例を示すブロック図である。

【図10】 ネットワークアドレスの例を示す図である。

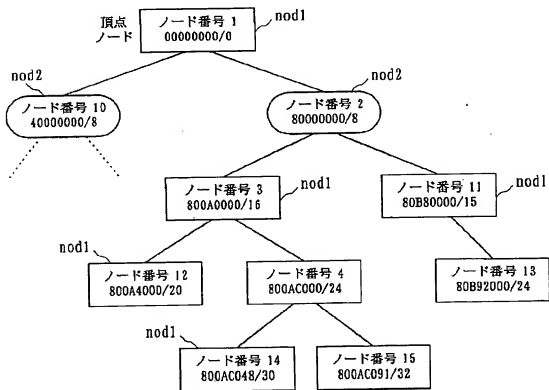
40 【符号の説明】

1…入出力装置、2、2a…経路検索回路、3…経路ツリー格納用メモリ、20…状態管理回路、21…イーサネット付フリップフロップ、22、22a…次ノード選択回路、23、23a…経路更新回路、24…検索終了判別回路、25…フリップフロップ、26…次マスク選択回路。

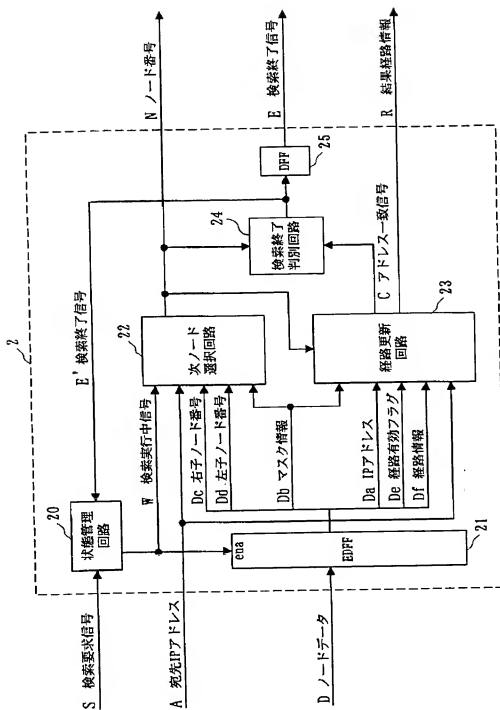
【図 1】



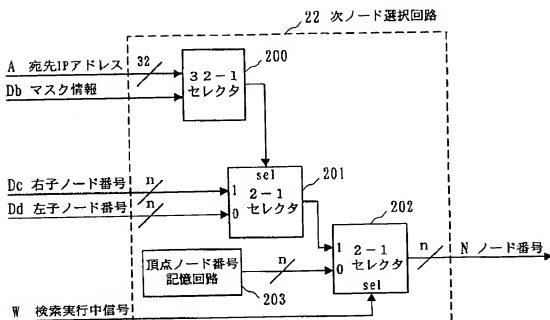
【図 2】



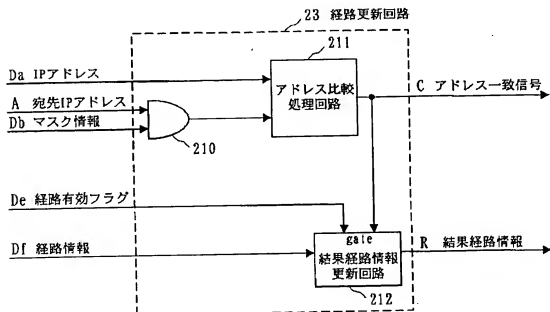
【図 3】



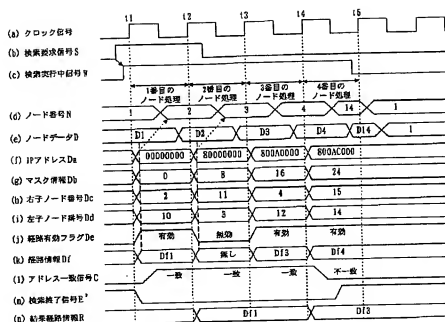
【図4】



【図5】



【図6】



【図8】

